

Гіоргізова-Гай В.Ш., Бобир К.М.

ННК “Інститут прикладного системного аналізу” НТУУ “КПІ”, Київ, Україна

Інтерфейс для змішаного моделювання аналого-цифрових схем з послідовною структурою блоків

Сьогодні існують системи, які вирішують завдання змішаного схемотехнічного та функціонально-логічного моделювання у загальному вигляді, наприклад, Cadence AMS [1], Proteus [2]. Такі системи є досить дорогими, складними і вимагають певного часу на освоєння. З іншого боку, існує досить великий клас аналогово-цифрових схем, що мають послідовну структуру аналогових і цифрових блоків, наприклад, специфічна аналогова схема на вході/виході пристрою і основна цифрова схема для обробки інформації. Для такого класу схем завдання змішаного моделювання може бути вирішено за допомогою нескладного інтерфейсу між традиційними програмами схемотехнічного та функціонально-логічного моделювання, які підтримують стандартні мови опису схем Verilog, VHDL, Spice.

Робота інтерфейсу складається з послідовності кроків:

- Налаштування інтерфейсу – у діалоговому режимі користувач задає перелік сигналів, що передаються між аналоговою і цифровою частинами пристрою, і додаткові параметри для цифрових сигналів (наприклад, довжину фронтів, рівні сигналів, вхідний і вихідний опір).
- Автоматичне додавання необхідних функцій у файли моделей цифрового і аналогового блоку користувача.
- Виклик на виконання програми функціонально-логічного або схемотехнічного моделювання.
- Зберігання часових діаграм заданих сигналів за допомогою стандартних функцій у текстових файлах.
- Перетворення цифрових сигналів у аналогову форму за допомогою кусочно – лінійної апроксимації, а аналогових сигналів – у цифрову форму за допомогою порігових функцій.
- Автоматичне додавання описів перетворених у відповідну форму сигналів у проектні файли користувача.
- Виклик на виконання другої з програм схемотехнічного або функціонально-логічного моделювання.

Інтерфейс забезпечує зв'язок пакетів ALLTED [3] та Modelsim [4] та призначений для використання в випадку, коли маємо схему, описану в одному з пакетів схемотехнічного моделювання (Modelsim або ALLTED) та необхідно використати її в іншому. В такому разі програма виконає перетворення формату сигналів одного пакету в формат сигналів іншого.

Розглянемо роботу інтерфейсу на прикладі. В варіанті АЦП проводиться симуляція ALLTED, зчитуються вхідні сигнали, користувач вказує зв'язки між вихідним файлом ALLTED та вхідним файлом Modelsim шляхом з'єднання входів та виходів схем. Далі користувачем задаються рівні логічного нуля, логічної одиниці, а також час моделювання. Далі програма проводить конвертацію сигналів та записує їх у вихідний файл Modelsim, проводить симуляцію Verilog та повертає користувача до головного меню.

До особливостей інтерфейсу можна віднести: простоту реалізації, легкість налаштування, можливість налаштування на різні пакети функціонально-логічного і схемотехнічного моделювання .

Література. **1.** Офіційний сайт Cadence. –Дата доступу 07.03.2012. **2.** Labcenter Electronics – Professional PCB Design and Simulation Software. –Дата доступу 07.03.2012 **3.** Petrenko A. ALLTED – a computer-aided engineering system for electronic circuit design / Petrenko A., Ladogubets V., Tchkalov V., Pudlowski Z. – Melbourne: UICEE, 1997. – 205 p. **4.** ModelSim SE User's Manual. Version 5.8c. // Model Technology, a Mentor Graphics Corporation.-2004