

ее в ОЗУ. Быстродействие ОЗУ позволяет выполнять программу с максимальной скоростью, без тактов ожидания.

Практическим примером использования ПЛИС для реализации интерфейсов являются интерфейс блока ЦОС с контроллером Z180 и специализированный интерфейс с блоком аналогового ввода/вывода (БАВВ). Интерфейс контроллера содержит 6 байтовых регистров, формирователи запросов прерываний, дешифраторы адресов и другие логические схемы. Он позволяет программно управлять работой блока ЦОС, перенастраивать его на загрузку рабочей программы от контроллера. Интерфейс БАВВ обеспечивает ввод и вывод оцифрованных сигналов по последовательным каналам, а также работу (чтение и запись) с ЭРПЗУ, хранящим калибровочные коэффициенты, по интерфейсу I2C.

Отладка аппаратуры и программ блока ЦОС показала эффективность принятых решений. Изменение структуры и функций интерфейсов выполнялось несколькими нажатиями клавиш. Изменение рабочей программы во FLASH-ПЗУ одним нажатием клавиши позволило избежать трудностей, связанных со стиранием и перепрограммированием ПЗУ.

Авторы использовали описанный блок ЦОС совместно с БАВВ, внешний вид которого приведен на рис. 3, в качестве вычислителя параметров энергопотребления четырех трехфазных цепей переменного 3-фазного тока. БАВВ содержит два тракта обработки сигналов. Каждый тракт содержит буферные усилители, коммутатор 12x1 и АЦП AD7892 фирмы Analog Devices. АЦП обоих трактов запускаются одновременно. Один из трактов содержит усилитель с программируемым коэффициентом усиления (1, 2, 4, 8, 16), что расширяет его динамический диапазон до 16 бит. Кроме того, БАВВ содержит ЭСРПЗУ объемом 1Кx8 бит, в котором могут храниться идентификатор блока, а также таблицы калибровки и настройки устройства.

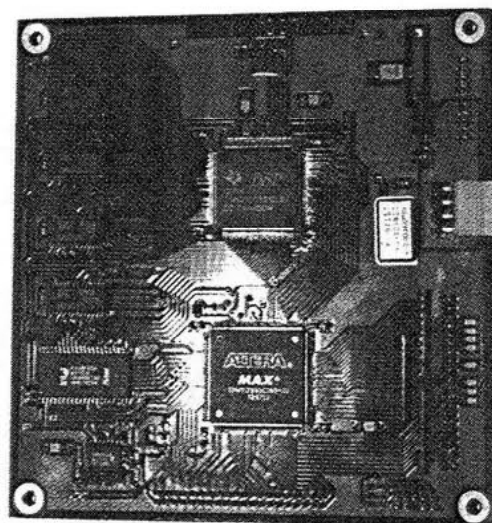


Рис.2.
Внешний вид блока ЦОС

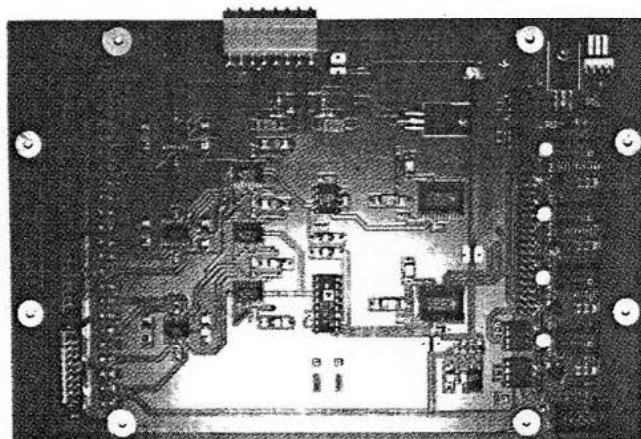


Рис.3.
Внешний вид блока АВВ

СИСТЕМА ОТЛАДКИ УСТРОЙСТВ НА ЦПОС TMS320C3X, C5X

А.Бритов, В.Глухенький, А.Макеенок, С.Хлебников

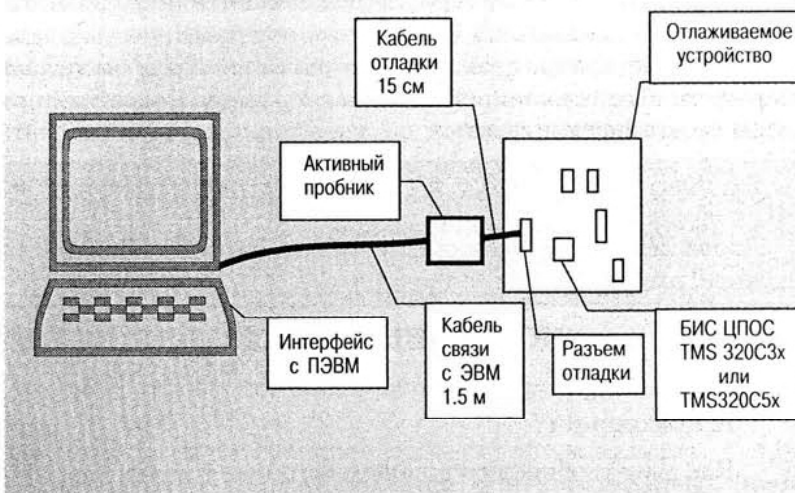
Выпускаемые фирмами-изготовителями ЦПОС и независимыми производителями средства отладки устройств на основе ЦПОС можно разделить на 3 категории:

- 1) программные симуляторы;
- 2) оценочные модули (evaluation modules);
- 3) внутрисхемные эмуляторы.

Симуляторы представляют собой программные модели ЦПОС, выполняемые на универсальных ПЭВМ. Главное их достоинство состоит в том, что разработчик может осваивать программирование ЦПОС и отлаживать отдельные небольшие фрагменты программ, не имея устройства на основе ЦПОС. На практике они играют второстепенную роль и не могут использоваться для серьезных разработок по двум причинам. Во-первых, условия выполнения программ под симулятором сильно отличаются от условий в реальном устройстве; во-вторых, они отличаются очень низким быстродействием, которое может стать непреодолимым препятствием для практического

использования этих программ. Например, программа генерации 8192 случайных чисел выполняется на ЦПОС TMS320C30 за доли секунды, которые не удается измерить с приемлемой точностью средствами ПЭВМ, а на симуляторе фирмы TI (ПЭВМ PC AT, Intel 486DX4-100) эта программа выполнялась более 40 минут. Программные симуляторы можно рекомендовать начинающим разработчикам и программистам для освоения системы программирования ЦПОС.

Оценочные модули можно представить как "средний класс" средств отладки. За сравнительно небольшую цену (от нескольких сотен до 2 тысяч долларов в зависимости от модели ЦПОС и фирмы-изготовителя) они предоставляют довольно широкий круг возможностей отладки программного обеспечения. Они позволяют оценить временные параметры программ, опробовать программы на реальных сигналах (как правило, в одноканальном варианте). Но в большинстве случаев в реальном устройстве ЦПОС должен работать с другой аппаратурой и



и другими интерфейсами. Кроме того, во вновь изготовленном устройстве могут быть ошибки, не выявленные на предыдущих стадиях отладки. Поэтому не стоит надеяться на то, что отлаженная на оценочном модуле программа будет работать в устройстве. Как правило, при переносе программы в устройство требуется дополнительная и весьма трудоемкая отладка.

Внутрисхемные эмуляторы предназначены для отладки программ в реальном устройстве и в реальном масштабе времени. Современные внутрисхемные эмуляторы работают с ЦПОС через интерфейс, содержащий небольшое количество сигналов, который позволяет выполнять все функции отладки: отслеживать состояние регистров и памяти (как внутренней, так и внешней), оперировать точками останова, трассировать программу и т.п. В последнее время все большую популярность приобретает интерфейс краевого сканирования JTAG (стандарт IEEE1149.1a). Примером такого эмулятора является система XDS510 фирмы Texas Instruments, которая работает через интерфейс JTAG со всеми современными моделями ЦПОС этой фирмы. Отладочный интерфейс содержит 14-контактный разъем, контакты которого подключены к соответствующим выделенным выводам БИС ЦПОС (для ЦПОС серии TMS320C3x требуется 12 контактов, т.к. они используют интерфейс MPSD - предшественник JTAG). Эмулятор работает с полностью собранным устройством, удаление ЦПОС на время отладки (необходимое для работы с эмуляторами предыдущих поколений) не требуется, да и невозможно, т.к. отладка ведется через ЦПОС. К сожалению, высокая цена (до 10 и более тысяч долларов) делает эти системы практически недоступными для большинства отечественных разработчиков.

Авторами разработаны внутрисхемные эмуляторы для ЦПОС серий TMS320C3x и TMS320C5x фирмы TI, работающие под управлением фирменных отладчиков через соответствующие интерфейсы (MPSD для TMS320C3x и JTAG для TMS320C5x). Каждый эмулятор (см. рисунок) состоит из 16-разрядной платы интерфейса ПЭВМ (шина ISA) и активного пробника, соединенного с одной стороны кабелем связи с интерфейсной платой, а с другой стороны отладочным кабелем с отлаживаемым устройством.

Аппаратура эмуляторов позволяет выполнять все функции внутрисхемной эмуляции за исключением:

- аппаратной трассировки сигналов (адресов, данных и т.п.) в отлаживаемом устройстве (эта функция превращает эмулятор в логический анализатор);
- одновременного контроля за несколькими ЦПОС в многопроцессорных системах.

Отладчики фирмы TI обеспечивают символьную (на уровне исходных текстов) отладку только для программ, написанных на языке C. Программы или их части, написанные на языке ассемблера, отображаются отладчиком только в окне дизассемблера. При этом программист не видит символьных меток, имен переменных и комментариев. Это создает значительные неудобства, тем более, что в

программах обработки сигналов в реальном масштабе времени самые важные и сложные для отладки фрагменты (обработчики прерываний и модули обработки данных) пишутся именно на языке ассемблера. Авторами разработана программа-препроцессор, которая делает возможной символьную отладку кода, написанного на языке ассемблера. При этом на структуру исходного текста накладываются некоторые ограничения (например, весь код должен быть помещен внутрь процедур, ограниченных макросами .PROC и .ENDPROC, каждая процедура должна находиться в пределах одного файла). На вход препроцессора подается исходный текст программы, выходом является объектный код, содержащий отладочную информацию.

Описанные аппаратурные и программные средства отладки устройств на основе ЦПОС и их программного обеспечения опробованы в процессе разработки ряда устройств обработки сигналов и показали свою эффективность.

Авторы приглашают всех заинтересованных разработчиков устройств на основе ЦПОС и ПЛИС к обмену опытом.

Дополнительную информацию можно получить по телефону (044) 441-13-04, или по E-mail: dsplab@cad.ntu-kpi.kiev.ua.

НОВЫЙ ВЫСОКОСКОРОСТНОЙ ИНТЕРФЕЙС IEEE 1394-1995

А.Ермолович

Как уже сообщалось в нашем журнале (см. № 3 за 1997 г.), в ближайшее время ожидается появление ПЭВМ и периферийных устройств, снабженных новым универсальным высокоскоростным последовательным интерфейсом IEEE 1394-1995 (далее - IEEE1394), известным также под названием "FireWire". Этот интерфейс предназначен для создания локальных сетей, в составе которых могут работать как высокоинтеллектуальные устройства типа ПЭВМ, так и относительно простые периферийные устройства типа принтера, видеомagneфона и видеомонитора. Стандарт обеспечивает одновременную в реальном масштабе времени изохронную передачу данных и не критичную ко времени асинхронную передачу данных по одним шинам.

КОНЦЕПЦИИ ИНТЕРФЕЙСА. Стандарт IEEE 1394 описывает структуру шин, протоколы совместного использования шин и пересылки данных. Сеть на основе этого интерфейса древовидная. Управление работой сети осуществляет устройство, называемое администратором сети, которое может не быть корневым устройством.

Основные особенности сети:

- архитектура позволяет поддерживать в одном узле все допустимые скорости обмена (в настоящее время 100, 200 и 400 Мбит/с, в перспективе 800 и 1600 Мбит/с);
- администратор выбирается спонтанно или назначается принудительно при инициализации сети и поддерживает эту функцию до отключения от шины;
- данные могут передаваться по шинам между устройствами без участия администратора сети;
- подключения устройств к шинам и отключения могут выполняться при работающей сети и включенных напряжениях питания устройств;
- при отключении любого устройства от шины или выключении электропитания устройства сеть автоматически реконфигурируется и продолжает работу.

На структуру сети наложены ограничения:

- связи в сети не должны образовывать замкнутых колец;
- узлы сети соединяются кабелями с длиной не более 4,5 м;
- путь между двумя узлами не может проходить более чем через 15 промежуточных узлов.

Интерфейс IEEE 1394 предполагает передачу данных в режиме разделения времени по шине, выполненной в виде тонкого шестижильного кабеля длиной 4,5 м, снабженного легко стыкуемыми разъемами. Кабель состоит из двух сигнальных экранированных витых пар с волновым сопротивлением 110 Ом и двух силовых жил для передачи напряжения питания 8 - 40 В при токе до 1,5 А. Кабель в целом снабжен дополнительным электромагнитным экраном. По витым парам передаются дифференциальный информационный сигнал амплитудой 220 мВ с кодированием NRZ (без возвращения к нулю) и дифференциальный тактовый сигнал, причем тактовый сигнал закодирован таким образом, что функция "исключающее или" от информационного сигнала и тактового сигнала дает приемнику периодический синхросигнал. Информационные посылки, передаваемые по кабелям, защищены от возникновения ошибок циклическим избыточным кодом.