

Стиканов В.Е.

НТУУ «КПИ» УНК «ИПСА»

Фокс А.

ИНР (Германия)

Королевич Р.А., Гудырев А.В., Громовой А.В.

НТУУ «КПИ» УНК «ИПСА»

Некоторые аспекты анализа технических решений формирования встроенной энергонезависимой памяти

Работа посвящена созданию энергонезависимой памяти для встроенных систем, характерной особенностью которых является использование сравнительно небольших массивов элементов памяти, максимально совместимых с технологией изготовления аналоговых и цифровых электронных устройств. Минимальные технические и материальные издержки для формирования встроенных массивов памяти при максимальном увеличении потребительских качеств электронных устройств становятся определяющими факторами для выбора технических и технологических решений.

С учетом широкого распространения кремниевой КМОП технологии и несомненными достижениями в области субмикронных размеров использование в качестве ячеек памяти FLASH элементов с туннельным механизмом записи является предпочтительным.

В работе рассматриваются различные варианты ячеек памяти с плавающим затвором использующих технологию с одним и двумя уровнями поликремния. Анализируются достоинства и недостатки ячеек с учетом потребительских свойств электронных устройств.

Важной особенностью систем с энергонезависимой памятью является необходимость использования высоковольтных блоков, управляемых низковольтными сигналами. При этом формирование высоковольтных напряжений внутри кристалла памяти, позволяющих перезаписывать информацию, является предпочтительным. Показаны и проанализированы схемы формирования высоковольтных напряжений с учетом паразитных связей.

Ограничения по стоимости исключают возможность создания специальных высоковольтных транзисторов, требующих, как правило, применения дополнительных технологических процессов и позволяющих использовать сравнительно простые схмотехнические решения.

Технологические ограничения определили схему управления процессом перезаписи, в основе которой – использование разнополярных симметричных высоковольтных напряжений.

Разработаны тестовые схемы памяти емкость до 0.5 М на базе одно-, двух и трех транзисторных ячеек памяти с одним и двумя уровнями поликремния.

Разработанные технические решения опробованы на технологических линиях с 0.25 мкм нормами проектирования.

Литература

- [1] A.Fox, K.E. Elwald, P.Schley, R.Barth, S.Marschmeyer, V. Stikanov, A.Gromovyy, A. Hudyryev, "Cost-Effective Integration of an FN-programmed Embedded Flash Memory into a 0.25 μm RF-BiCMOS Technology", Proc. International Conference on Microelectronics, p. 463, 204