

КИРЮША Б.А.,
ЛАДОГУБЕЦ В.В.

ПОДХОДЫ К УСТРАНЕНИЮ КОНФЛИКТОВ ПРИ СОВМЕСТНОМ АНАЛОГОВО-ЦИФРОВОМ МОДЕЛИРОВАНИИ

Рассмотрены основные конфликты совместного цифро-аналогового моделирования. Описаны известные алгоритмы решения конфликтов временного моделирования. Предложен протокол управления совместным моделированием, учитывающим рассмотренные проблемы и их решения.

The main sources off cosimulation problems are considered. The techniques of cosimulation collisions overcoming are described. The new master-slave protocol for cosimulation problems handling is proposed.

1. Введение

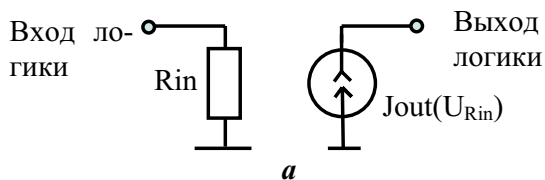
Интерес к средствам совместного аналогово-цифрового моделирования (САЦМ) растет с каждым новым витком интеграции модулей различного типа в рамках одной интегральной схемы. В роли аналоговых блоков могут выступать как электронные, так и более сложные приборы, например приборы электро-механического типа. Реализация совместного моделирования в рамках одной среды и одного алгоритма осуществима только для случаев, когда одна или обе части комплексной модели устройства описываются с рядом ограничений, обусловленных алгоритмом программы временного анализа (ПВМ). Использование отдельных программ моделирования, взаимодействующих через общий интерфейс, расширяет возможности создания моделей сложных процессов, но требуют тщательной проработки алгоритма взаимодействия между пакетами. В данной статье проведен краткий анализ проблем, возникающих при создании

интерфейса совместного моделирования на базе которого предложен протокол взаимодействия между программой аналогового моделирования (ПАМ) и программой функционально-логического моделирования (ПФЛМ).

2. Формирование САЦМ

Решение задачи формирования САЦМ, состоит из реализации стандартизированных (в рамках системы) интерфейсов цифро-аналогового/аналогово-цифрового преобразований (ЦАП/АЦП) и синхронизации двух или более алгоритмов временного анализа.

Со стороны программы аналогового моделирования (ПАМ), каждый сигнал интерфейса САЦМ, чаще всего, замещается эквивалентной схемой, изображенной на рис. 1а. Со стороны программы функционально-логического моделирования (ПФЛМ) описание интерфейса описывается в виде, аналогичном изображенному на рис. 1б[1].



$@(cross(V(vin))-V_b, 1)) LIN=1;$
 $@(cross(V(vin))-V_b, -1)) LIN=0;$

 $V(vout) <+ transition(voutval, de-$
б

Рис. 1. Реализация ЦАП/АЦП интерфейсов в ПАМ и ПФЛМ

Организация взаимодействия ПАМ и ПФЛМ реализуется одним из трех способов:

1. Интегрированное ядро косимуляции, при котором модель одного типа реализуется средствами модели другого типа. Например, описание логических устройств переводится в форму эквивалентной схемы.

2. Совмещенная косимуляция, при которой ПАМ и ПФЛМ разделяют общее адресное пространство и управляются общим планировщиком событий.

3. Раздельная косимуляция, при которой используются независимые ПВМ для разных типов моделей, а их взаимодействие

обеспечивается через некоторый общий протокол или третью программу.

Выбор способа ПФЛМ зависит от приоритетов погрешности, простоты и скорости временного моделирования, необходимых для решения конкретных практических задач. Если необходимо обеспечить полный цикл разработки устройства, то отдельное САЦМ обеспечивает наименьшее число переписывания моделей разного уровня абстракции и упрощает переход между соседними этапами разработки (прямое/обратное проектирование) с наименьшими временными затратами.

Численные эксперименты показали, что САЦМ, при использовании в качестве ПАМ пакета ALLTED[2], может быть реализовано любым из перечисленных выше способов. Причина выбора отдельной архитектуры САЦМ состоит в том, что она обеспечивает наибольшую производительность в многопоточном исполнении и упрощает обеспечение совместимости ПВМ, как с другими пакетами, так и с будущими версиями собственных компонентов.

3. Конфликт сильных/слабых сигналов

К сожалению, практическое применение интерфейсов, изображенных на рис. 1, ограничивается только самыми простыми

сигналами, когда направление передачи сигнала неизменно со временем и сигнал соответствует либо бинарному, либо действительному типу данных. В цифровой схемотехнике большое значение имеют не только состояния «0» и «1», но и слабый «0», слабая «1», «обрыв», другие уровни сигналов. Значение напряжения и тока сигнала, получаемое от ПАМ, не позволяет точно оценить, в каком из состояний находится сигнал. Перечень данных, необходимых для уточнения оценки включает: сопротивление от сигнала к земле, сопротивление от сигнала к питанию, сопротивление от сигнала к другим источникам опорного напряжения. Теоретически, эту информацию можно извлечь из матрицы описания схемной модели, но, учитывая сложность расчета таких величин на основании промежуточных данных моделирования, это не реализовано ни в одном из исследованных пакетов-аналогов[1,3,4,5,6,7]. Единственное известное решение[8], частично устраняющее данный конфликт, состоит в назначении всем аналоговым сигналам статуса «слабых». Попытка повторить этот прием в обратном направлении приводит к фиксации состояния аналоговой модели по данному сигналу, что не позволяет реализовать режим сигнала «вход-выход». Для компенсации этого ограничения, в работе [9] аналоговый блок предлагается включать через тестирующие модули, как это изображено на рис. 2.

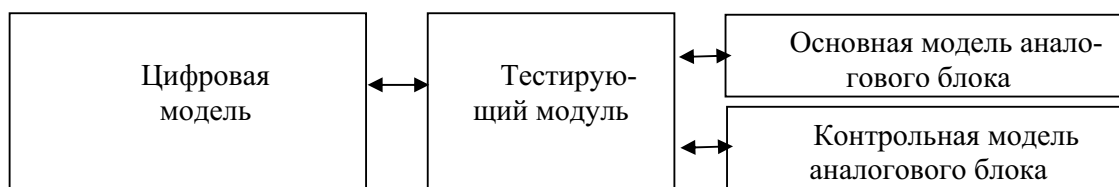


Рис. 2. Схема решения конфликта слабых/сильных сигналов с помощью тестирующего модуля

Тестирующий модуль, в данном случае, это менеджер процессов, контролирующий весь процесс моделирования. Он может порождать и завершать ПВМ, в зависимости от выполнения условий сходимости их результата с результатами других ПВМ. В простейшем случае (рис. 2), он работает по алгоритму:

- При отсутствии конфликтов сигналов, обе аналоговые модели получают и отсылают сигналы одинаково.

- При возникновении конфликта сигналов, как со стороны аналогового и цифрового блоков, так и со стороны нескольких источников аналогового блока, тестирующий модуль посылает на контрольную модель один сигнал, а на основную модель аналогового блока – другой, назначает следующий момент обновления информации и проверяет отсутствие конфликта с одним из блоков.

- В зависимости от приоритетов аналогового и цифрового блоков, а также, сохранения конфликтующего логического уровня сигнала в одном из аналоговых блоков, выбирается наименее конфликтный сигнал.

Такая оценка не дает полной гарантии на точность результата, но позволяет выйти из конфликтной ситуации с наибольшей вероятностью того, что результат – правильный. Тестирующий модуль применим только в случаях, когда аналоговая модель имеет не большое число общих сигналов с цифровой моделью и технические средства позволяют увеличивать количество ПАМ без существенного снижения скорости моделирования. Примеры ситуаций, когда могут возникать конфликты такого рода, приведены на рис. 3.

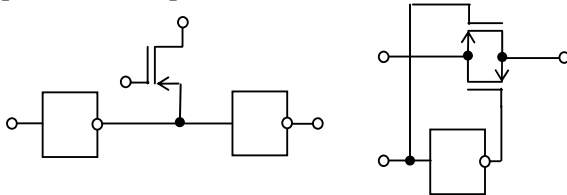


Рис. 3. Примеры задач смешанного моделирования, приводящие к конфликтам между ПАМ и ПФЛМ

4. Конфликт множеств логических уровней

Если в схеме присутствует несколько логических уровней, например для каскадов ввода/вывода и для аналоговых блоков систем на кристалле, количество потенциальных конфликтов растет экспоненциально. Для реализации САЦМ при нескольких логических уровнях алгоритм ЦАП/АЦП стараются организовать так, чтобы как можно больше конфликтов поглощалось единым алгоритмом моделирования. Это реализуется либо путем укрупнения схемотехнических моделей при использовании упрощенных моделей цифровых компонентов, либо понижением уровня абстракции в языках ПФЛМ, таких, как Verilog A/Verilog-AMS[1].

Если скрыть составной сигнал в одном блоке не представляется возможным, некоторые пакеты предлагают механизм программируемых пользователем узлов, с собственным алгоритмом ЦАП/АЦП для

сложных сигналов[4]. Т.е. задача перекладывается на составителя модели, что требует изучения дополнительного инструментария и особенностей его эксплуатации, в результате чего теряется возможность автоматизированной смены уровней абстракции описания моделей.

5. Конфликт синхронизации ПАМ и ПФЛМ.

Самым большим недостатком отдельной архитектуры САЦМ является наибольшее снижение скорости моделирования, по сравнению с другими архитектурами (интегрированное смешанное моделирование не содержит данной типовой проблем в принципе, совмещенная архитектура компенсирует задержки синхронизации быстрым доступом к общему адресному пространству и общим планировщиком событий). Большая часть временных потерь отдельного моделирования приходится на согласование временных расхождений между алгоритмами ПАМ и ПФЛМ. Алгоритмы временного анализа в ПАМ требуют многократных оценок временного шага перед переходом на следующий временной отсчет. В отличие от аналогового алгоритма, в ПФЛМ переход на следующий временной отсчет регулируется только очередью известных функционально-логической модели событий. Таким образом, возникает ситуация когда каждому из алгоритмов требуются данные, еще не известные другому алгоритму.

Для решения проблемы синхронизации может использоваться один из следующих подходов:

- моделирование с минимальным временным шагом;
- моделирование по интерполированным значениям сигналов;
- моделирование с возвратами на предыдущий временной отсчет.

Ни один из перечисленных подходов не гарантирует сходимости вычислений, а его точность зависит от предустановленных параметров и устойчивости исходной модели. Первый подход применим только для задач малой размерности, т.к. требует

максимального объема вычислений, что компенсируется только простотой реализации.

Использование интерполированных значений неизбежно ведет к расхождениям между реальными и интерполированными значениями сигналов, которые могут быть частично скомпенсированы применением первого или третьего подходов в отдельные моменты времени. Технически – второй подход является наиболее сложным для программной реализации.

Третий подход требует существенного вмешательства во внутреннюю работу алгоритмов моделирования ПАМ и ПФЛМ, но в случае успеха, обеспечивает наименьшие потери производительности. Некоторые ПФЛМ, такие как Verilog, предоставляют механизм доступа к внутреннему планировщику событий и данным о состоянии переменных, но сохранение и возврат к предыдущему временному шагу могут быть реализованы только с учетом особенностей реализации этого интерфейса в каждом конкретном ПФЛМ.

Раздельное смешанное моделирование предполагает использование алгоритма, управляющего ПВМ, не зависимо от того какой алгоритм синхронизации будет выбран. При разработке протоколов обмена данными между ПВМ и программой-арбитром необходимо обеспечить выполнение следующих условий:

- Гибкость протоколов должна быть достаточной для смены ПВМ, как минимум, в рамках одного типа моделирования.
- Должен быть точно определен набор данных, хранимых на стороне ПВМ и на стороне арбитра, а также процедура их обновления.
- Должен быть определен минимальный набор служебных сообщений: запрос состояния, пауза, возобновление, аварийное завершение.
- Независимо от того, является арбитр независимой программой или частью одной из ПВМ, должен быть разработан модуль-клиент для всех ПВМ, гарантирующий выполнение всех перечисленных выше требований.

6. Проблема обнаружения конфликтующих сигналов, нарушающих логику работы устройства

Некоторые конфликты в значениях сигналов не относятся к проблемам алгоритма САЦМ, а являются той ошибкой, которую пытаются выявить разработчики в своем устройстве. Решение конфликтов такого рода в автоматическом режиме не возможно, т.к. только разработчик может точно сказать, какая комбинация сигналов является допустимой, а какая нет. Единственным механизмом, доступным для решения задач такого поиска ошибок в проекте является создание механизма управления параметрами САЦМ пользователем, а также, формирование механизма создания пользовательских типов данных и методов работы с ними на функционально-логическом уровне и пользовательских узлов на схемотехническом. Сложность таких интерфейсов достаточно высока, так как требует не только понимания разработчиком внутренних алгоритмов моделирования для обоих ПВМ. Единственным способом избежать усложнения модели, в данном случае, является вынос «проблемного» участка модели в состав одной из ПВМ (предпочтительно ПФЛМ, т.к. такие программы изначально содержат средства выявления ошибок такого рода).

7. Протокол взаимодействия арбитра-ALLTED

В значительной степени, описанные проблемы могут быть решены с помощью предлагаемого протокола ALLTED-арбитр. Обобщенная схема обмена пакетами между арбитром и ALLTED изображена на рис. 4.

На рис. 4 буквой «А» обозначены состояния клиента на стороне ПАМ ALLTED, а буквой «S» – состояния интерфейса к аналоговому пакету моделирования со стороны арбитра. Состав пакетов и правила перехода интерфейса из состояния в состояние изображены на рис. 5.

В зависимости от направления интерфейса (in, out, inout) выбирается схема синхронизации. Считается, что ведущий сигнал должен сохранять свое значение на протяжении заданного временного интервала.

Если условие не выполняется, выполняется запрос на пересчет значений и обновленные данные сохраняются арбитром, вместе с ближайшим прогнозируемым событием изменения сигнала (для ПФЛМ). Оценка принадлежности сигнала к «слабым» выполняется по совокупности факторов: потенциал узла, ток сигнала, ток «нуля», ток «единицы» (берутся минимальные значения токов для равных напряжений). Возможность реализации множественных зависимостей

выходного сигнала строится не механизме реализации нелинейных функций пользователя ALLTED. Такая схема обмена данными обеспечивает запаздывание источника сигнала на некоторую фиксированную величину, по отношению к фронтам функционально-логической модели, решая конфликт синхронизации алгоритмов моделирования на уровне арбитра.

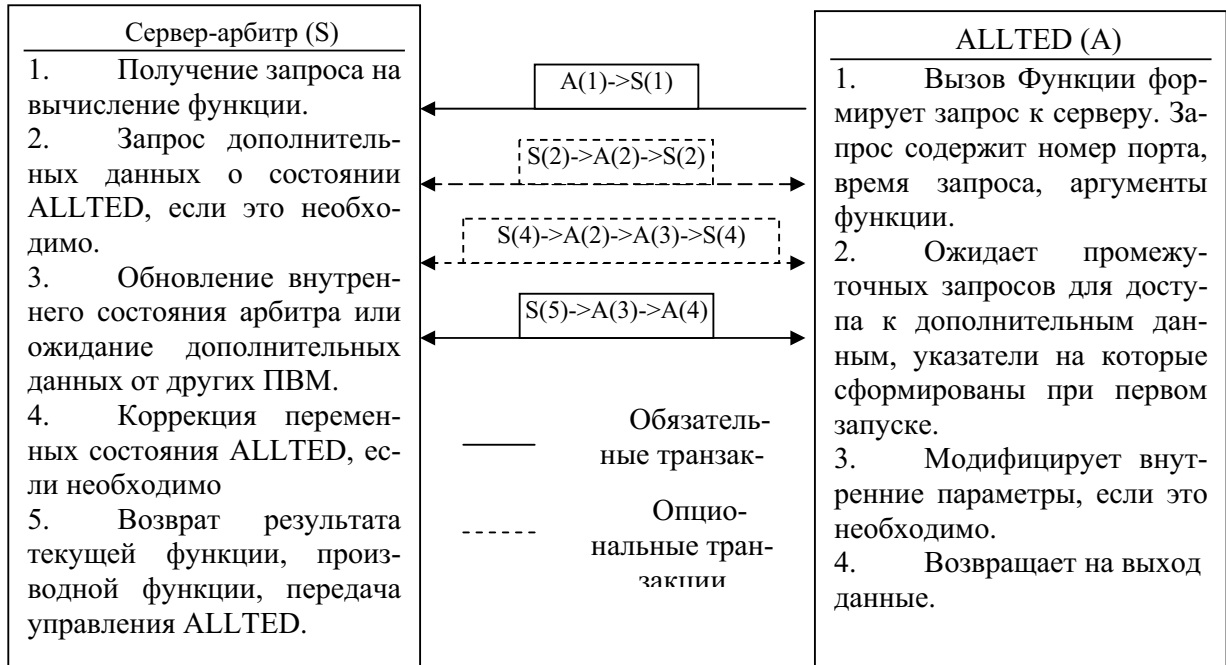


Рис. 4. Обобщенный протокол обмена данными ALLTED-арбитр

Со стороны ПФЛМ реализуется аналогичный протокол, с поправкой на то, что направление передачи сигнала и разделение на «сильные» и «слабые» сигналы выполняется на уровне языка Verilog.

Такая схема не устраняет конфликтов «сильных» сигналов и «гонок», вызываемых изменениями сигналов с нулевой задержкой. При возникновении таких ситуаций предусмотрено критическое завершение процесса моделирования с сообщением об ошибке. Такие ограничения на функционально-логические модели вызваны необходимостью обеспечения разработчика механизмом поиска

режимов работы устройства, не имеющих физической реализации.

Заключение

Экспериментальные расчеты показали, что для большинства критических ситуаций, описанных в работе, предложенная схема взаимодействия ПАМ и ПФЛМ позволяет корректно проводить временное моделирование для заданной задержки обновления сигналов. При этом, реализация протокола не требует вмешательства во внутренний алгоритм временного анализа.

